

## УСТРОЙСТВО ВОССТАНОВЛЕНИЯ ЗАПИСАННОЙ ИНФОРМАЦИИ

И. Е. Изволенский, Н. П. Веклич, А. С. Жураковский, инженеры

В работе приборов, обслуживающих длительные технологические циклы, часто возникают сбои из-за кратковременного повышения или понижения напряжения питания (бросков), аварийного отключения питания и других электрических помех. Это приводит к потере накопленной информации и в результате — к большим материальным затратам.

В известных приборах для повышения помехоустойчивости применяют устройства памяти на ферритовых сердечниках [1] или поляризованных реле [2]. Применение таких элементов делает приборы нетехнологичными и громоздкими.

Быстрое развитие микросхемотехники позволило частично решить задачу сохранения накопленной информации путем создания дополнительных источников питания в виде конденсаторов сравнительно небольшой емкости (20—50 мкФ). Это дало возможность сохранить информацию в течение нескольких часов при отключенном питании [3] только для устройств на микросхемах МОП и КМДП-структур. Как показали исследования, во время переключения источников питания элементы памяти устанавливаются в произвольное положение из-за неустойчивого состояния предшествующих элементов.

Указанные трудности удалось в значительной мере устранить, структурно изменив схему защиты. Накопительный конденсатор используется не как источник энергии в цепи питания микросхем, а как элемент, непосредственно хранящий информацию.

Рассмотрим работу ячейки памяти на один разряд.

Импульсы  $F_{\text{лнф}}$  от датчиков технологического цикла через элементы  $M7$  и  $M14$

(см. рисунок, а) поступают на двучный счетчик  $M16$  блока восстановления информации  $БВИ$ . Состояние выхода первого разряда счетчика фиксируется конденсатором  $C4$ . При отключении питания размыкаются контакты реле  $P1$  и  $P2$ , отсоединяя конденсатор  $C4$  от информационной цепи. Время хранения информации конденсатором ограничено только его проводимостью. После подключения питания импульс, возникающий на цепочке  $C3R2$ , устанавливает все элементы схемы в исходное состояние.

Если на счетчике  $M16$  была записана какая-либо информация, зафиксированная конденсатором  $C4$  блока памяти  $БП$ , то при замыкании контактов реле  $P1$  и  $P2$  совпадения информационных сигналов на элементе  $M20$  не произойдет (так как на выходных шинах счетчика  $M16$  будут находиться нули) и на выходе элемента  $M17$  появится низкий потенциал, который переключит триггер  $M12—M13$  и разрешит прохождение импульсов заполнения  $F_z$  через схему  $M14$  на счетчик  $M16$ . Импульсы заполнения будут проходить до тех пор, пока информация на выходе счетчика не совпадет с информацией, которую запомнил конденсатор. Аналогично работают остальные ячейки памяти, входы которых соединены со свободными выходами счетчика  $M16$ , а выходы — со свободными входами схемы совпадения  $M17$ .

Рассмотренную схему можно назвать устройством с восстановлением записанной информации. Поэтому ее характеризует такой параметр, как время восстановления, которое в зависимости от хранящей информации может изменяться в некоторых пределах

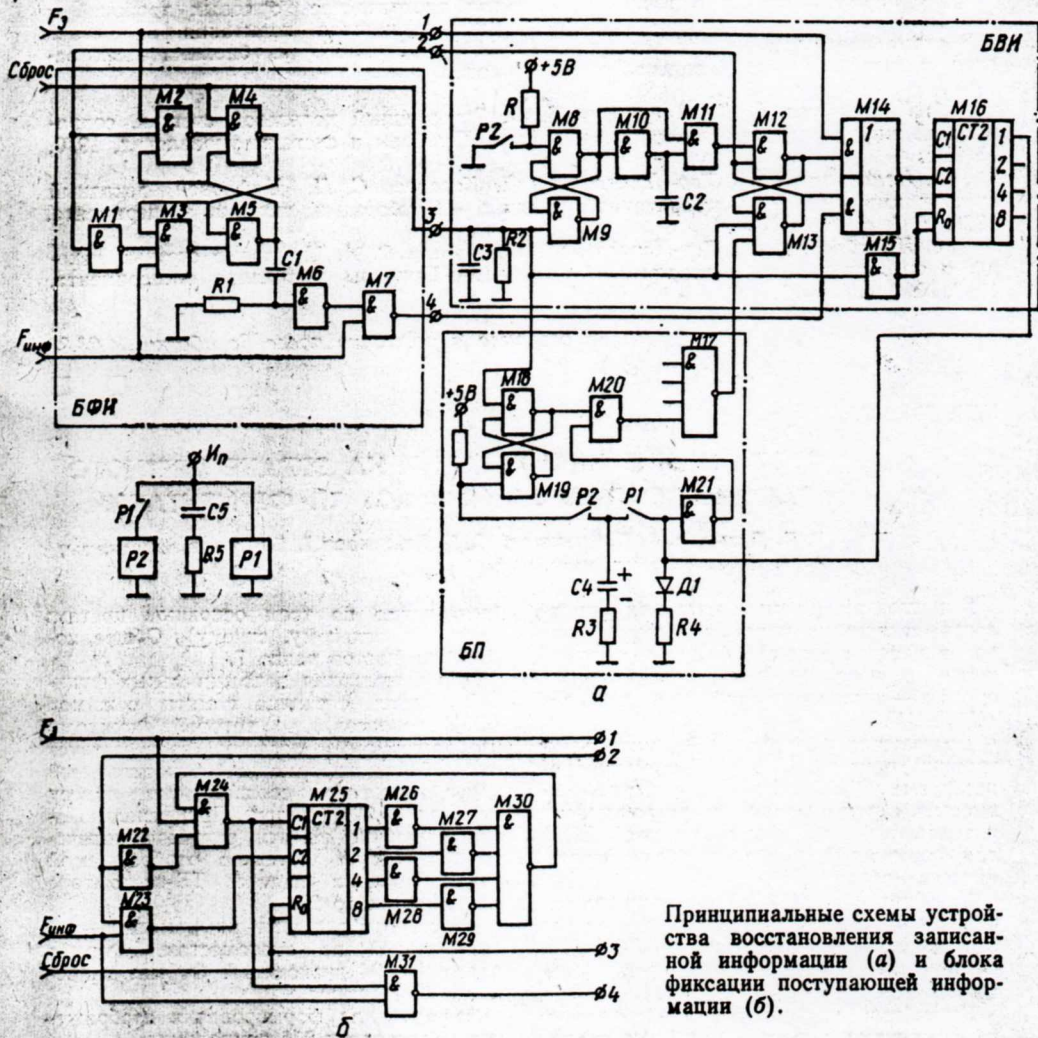


$$t_{\text{восст}} = 1/F_2 + N/F_3;$$

где  $F_2$  — частота заполнения, Гц;  $N$  — максимально возможное число, хранимое счетчиком.

Для удовлетворительной работы схемы должно также выполняться условие:  $F_2 \geq 2N \cdot F_{\text{инф}}$ , чтобы свести к минимуму возможную потерю информации. Это значит, что за время восстановления схемы по информационному каналу может пройти только один импульс, который

ся, высокий потенциал элемента  $M13$  БВИ разрешит прохождение информации через элемент  $M14$  и сигналов частоты заполнения через элемент  $M2$ . Первый импульс  $F_2$ , пройдя элемент  $M2$ , переключит триггер  $M4$ — $M5$  и заблокирует дальнейшее прохождение импульсов через БВИ. В то же время положительный перепад напряжения триггера  $M4$ — $M5$  создаст импульс на выходе дифференцирующей цепочки  $C1R1$ , который с выхо-



Принципиальные схемы устройства восстановления записанной информации (а) и блока фиксации поступающей информации (б).

учтен не будет. Чтобы избежать потери информации во время восстановления, в устройстве введен блок фиксации информации БФИ (элементы  $M1$ — $M7$ ) во время восстановления.

Предположим, что в момент времени  $t_n$  произошел сброс всех элементов памяти схемы в исходное состояние. В период времени  $t_{n+1} - t_{n+2}$  восстанавливается информация на счетчике  $M16$ . Во время  $t_{n+2}$  по информационному каналу поступает импульс, но счетчик  $M16$  его не зафиксировал, так как элемент  $M13$  при восстановлении блокирует информационный вход  $M14$ . Однако этот импульс будет зафиксирован триггером  $M4$ — $M5$ . Когда процесс восстановления закончит-

ся, элемент  $M7$  поступит на элемент  $M14$  БВИ и далее на счетчик.

Описанный блок хорошо зарекомендовал себя при работе в устройствах, где  $F_{\text{инф}}$  является периодической. Если же  $F_{\text{инф}}$  — непериодическая или же информация несут периодически появляющиеся пакеты импульсов, то целесообразно изменить БФИ.

В БФИ (рисунок, б) лежит  $n$ -разрядный реверсивный счетчик  $M25$ , который фиксирует информацию, поступающую во время восстановления. После восстановления информации сигнал, поступающий на элемент  $M22$ , разрешит прохождение импульсов заполнения  $F_2$  через элемент  $M24$  на реверсивный вход счетчика  $M25$ .

Одновременно с выхода  $M24$  импульсы  $F_1$  будут проходить через элементы  $M31$  и  $M14$  на счетчик  $M16$ , пока на выходах счетчика  $M25$  не установятся нули. Тогда на элементе  $M30$  произойдет совпадение инверсных сигналов и низкий потенциал с его выхода запретит дальнейшее прохождение  $F_1$  на счетчик  $M16$ . При этом необходимо учесть, что разрядность счетчика  $M25$  должна быть не более разрядности счетчика  $M16$ . Этот блок к устройству, представленному на рисунке а, подключается в точках 1, 2, 3 и 4.

В схеме применена полная гальваническая развязка между конденсаторами,

хранящими информацию и нагрузкой. Поэтому время хранения записанной информации ограничивается только величиной емкости и типом накопительного конденсатора.

Устройство собрано на интегральных микросхемах серии К155, однако его реализация вполне возможна на микросхемах других серий.

Описанное устройство реализовано в блоке управления поточно-транспортной системой подачи и дозирования сырья при производстве кормовых дрожжей и успешно прошла испытания в составе АСУ ТП одного из биохимических заводов.

1. Колодийцев А. К., Лагунович Е. Ф. Реверсивный кольцевой счетчик, сохраняющий информацию при перерывах питания.— Приборы и системы управления, 1970, № 9, с. 49.

2. Измайлов А. М., Тер-Израелов Г. С., Казарова С. П. Цифровой декадный счетчик импульсов с долговременной памятью.— Приборы и техника эксперимента, 1978, № 5, с. 106—108.

3. Измайлов А. М., Тер-Израелов Г. С., Бабаян Р. А. Цифровые счетные декады с оперативной и долговременной памятью.— Приборы и техника эксперимента, 1980, № 6, с. 59—61.

Поступила в редакцию после доработки 14.03.83

